

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat  
(c) 2004 EPO. All rts. reserv.

18394755

Basic Patent (No,Kind,Date): JP 6082818 U2 19941125 <No. of Patents: 001>

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 6082818 U2 19941125

Priority (No,Kind,Date): JP 93U22912 U 19930430

Applic (No,Kind,Date): JP 93U22912 U 19930430

IPC: \* H01F-007/22; H01F-007/06

Language of Document: Japanese

1/5/2 (Item 2 from file: 345)

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat  
(c) 2004 EPO. All rts. reserv.

11708991

Basic Patent (No,Kind,Date): JP 6082818 A2 940325 <No. of Patents: 002>

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 6082818 A2 940325

ACTIVE MATRIX SUBSTRATE AND ITS PRODUCTION (English)

Patent Assignee: SHARP KK

Author (Inventor): KATAYAMA MIKIO; KONDO NAOFUMI; OKAMOTO MASAYA;

NAKAZAWA KIYOSHI; MIYANOCHI MAKOTO; KATAOKA YOSHIHARU

Priority (No,Kind,Date): JP 92230554 A 920828

Applic (No,Kind,Date): JP 92230554 A 920828

IPC: \* G02F-001/136; G02F-001/1345

CA Abstract No: ; 121(26)312184Y

Derwent WPI Acc No: ; C 94-138259

JAPIO Reference No: ; 180339P000044

Language of Document: Japanese

Patent (No,Kind,Date): JP 2851495 B2 990127

Patent Assignee: SHARP KK

Author (Inventor): KATAYAMA MIKIO; KONDO NAOFUMI; OKAMOTO MASAYA;

NAKAZAWA KYOSHI; MYANOCHI MAKOTO; KATAOKA YOSHIHARU

Priority (No,Kind,Date): JP 92230554 A 920828

Applic (No,Kind,Date): JP 92230554 A 920828

IPC: \* G02F-001/136

Language of Document: Japanese

DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

04438918 \*\*Image available\*\*

ACTIVE MATRIX SUBSTRATE AND ITS PRODUCTION

PUB. NO.: 06-082818 [JP 6082818 A]

PUBLISHED: March 25, 1994 (19940325)

INVENTOR(s): KATAYAMA MIKIO

KONDO NAOFUMI

OKAMOTO MASAYA

NAKAZAWA KIYOSHI

MIYANOCHI MAKOTO

KATAOKA YOSHIHARU

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.: 04-230554 [JP 92230554]

FILED: August 28, 1992 (19920828)

INTL CLASS: [5] G02F-001/136; G02F-001/1345

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC  
MATERIALS -- Glass Conductors)

JOURNAL: Section: P, Section No. 1760, Vol. 18, No. 339, Pg. 44, June  
27, 1994 (19940627)

ABSTRACT

PURPOSE: To inexpensively provide the liquid crystal display device having TFTs for driving picture elements and TFTs for driving a display part on the same substrate.

CONSTITUTION: The TFTs 107 for driving the picture elements of the liquid crystal display device having a display part 102, a scanning line driving part 103 and signal line driving part 104 on a glass substrate 101 are a-Si TFTs and the TFTs for driving the picture element to drive the scanning lines and signal lines are constituted as p-Si TFTs or c-Si TFTs formed by subjecting a-Si TFTs to a heating and annealing treatment. The production of the a-Si TFTs is easy and field effect mobility is excellent in the p-Si TFTs and the c-Si TFTs. These TFTs are formed by the same production process on the same substrate by effectively utilizing the advantages of the respective performances, by which the inexpensive active matrix display device having the high performance is obtained

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-82818

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl. <sup>*</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
1/1345		9018-2K		

審査請求 未請求 請求項の数4(全 6 頁)

(21)出願番号 特願平4-230554

(22)出願日 平成4年(1992)8月28日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 片山 幹雄

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 近藤 直文

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 岡本 昌也

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74)代理人 弁理士 山本 秀策

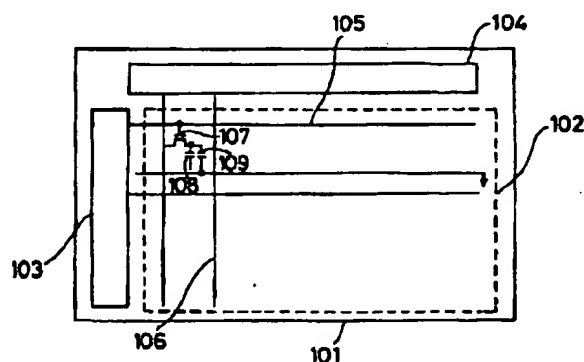
最終頁に続く

(54)【発明の名称】 アクティブマトリクス基板およびその製造方法

(57)【要約】

【目的】 絵素駆動用TFTと表示部駆動用TFTを、同一基板上に備えた高性能な液晶表示装置を安価に提供する。

【構成】 ガラス基板101上に、表示部分102、走査線駆動部分103、信号線駆動部分104を備えた液晶表示装置において、絵素駆動用TFT107はa-Si TFTであり、走査線および信号線を駆動させる表示部駆動用TFTはa-Si TFTを加熱アニール処理して形成したp-Si TFTまたはc-Si TFTとされている。a-Si TFTにおいては、作製が容易であり、p-Si TFTおよびc-Si TFTにおいては、電界効果移動度が優れている。各性能の長所を活かして、同一基板上に、同一の製造プロセスにより形成することで、安価で高性能なアクティブマトリクス表示装置が得られる。



(2)

特開平6-82818

2

## 【特許請求の範囲】

【請求項1】 同一基板上に、少なくとも表示用絵素電極、表示用薄膜トランジスタ、走査線および信号線からなる表示部と、該表示部を駆動する1または2以上の駆動回路とが並設され、該駆動回路が駆動用薄膜トランジスタを有するアクティブマトリクス基板において、該表示用薄膜トランジスタおよび該駆動用薄膜トランジスタが、共に半導体層を有して構成され、表示用薄膜トランジスタの半導体層が非晶質シリコンからなり、駆動用薄膜トランジスタの半導体層が多結晶シリコンまたは結晶シリコンからなるアクティブマトリクス基板、

【請求項2】 前記表示用薄膜トランジスタと前記駆動用薄膜トランジスタとが、前記走査線の一部からなるゲート電極の上に、間にゲート絶縁膜を介して前記半導体層が形成され、該半導体層の上に電気的に絶縁されてソース電極とドレイン電極とが形成されている逆スタagger型である請求項1に記載のアクティブマトリクス基板、

【請求項3】 同一基板上に、少なくとも表示用絵素電極、表示用薄膜トランジスタ、走査線および信号線からなる表示部と、該表示部を駆動する1または2以上の駆動回路が並設され、該駆動回路が駆動用薄膜トランジスタを有するアクティブマトリクス基板の製造方法において、各薄膜トランジスタの半導体層を、非晶質シリコンにより形成する工程と、該駆動用薄膜トランジスタの半導体層を加熱処理して、該半導体層の材質を多結晶シリコンまたは結晶シリコンとする工程と、を含む液晶表示装置の製造方法、

【請求項4】 前記加熱処理に、高周波誘導加熱法を用いる請求項3に記載の液晶表示装置の製造方法、

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、絵素電極駆動用のアクティブ素子として薄膜トランジスタを用いたアクティブマトリクス基板に関する。

## 【0002】

【従来の技術】 上記薄膜トランジスタ（以下、TFTと称する）を用いたアクティブマトリクス型液晶表示装置では、TFTの挿入により絵素間のクロストークが低減されること、走査線数が制限されないことなどの利点がある。従って、単純マトリクス型の表示装置に比べて、大容量・高画質の表示が得られる。

【0003】 このため、アクティブマトリクス型液晶表示装置に用いられるアクティブマトリクス基板の研究が盛んに行われている。

【0004】 図6に、従来のアクティブマトリクス型液晶表示装置を示す。この液晶表示装置は、ガラス基板601上に、表示部分602、走査線駆動部分603、信号線駆動部分604が形成されている。表示部分602

には、走査線605、信号線606が形成され、その交差部分には各絵素を駆動させる表示用TFT607が形成され、液晶層608および電荷保持用蓄積容量609に接続されている。また、走査線駆動部分603、信号線駆動部分604には、各々表示部を駆動する駆動用のTFTが形成されている。

【0005】 上記のようなアクティブマトリクス基板に用いられるTFTとしては、非晶質シリコンからなる半導体層を用いた薄膜トランジスタ（以下、a-SiTFTと称する）、多結晶シリコンからなる半導体層を用いた薄膜トランジスタ（以下、p-SiTFTと称する）、結晶シリコンからなる半導体層を用いた薄膜トランジスタ（以下、c-SiTFTと称する）などがある。

【0006】 ここで、多結晶シリコンは、同一膜中でいろいろの結晶方位を有しているものであり、結晶シリコンは、結晶方位が同一である単結晶を言う。

## 【0007】

【発明が解決しようとする課題】 ところで、上記a-SiTFTにおいては、電界効果移動度が約 $1\text{ cm}^2/\text{volt}\cdot\text{sec}$ 以下と小さい。このため、絵素を駆動させる表示用TFTとして用いる場合には問題がないが、表示部駆動用のTFTとして用いる場合には、性能が不十分である。よって、表示用TFTと、表示部駆動用のTFTとを同一基板上に形成することが困難である。形成できたとしても、300本の走査線駆動回路をモノリシック化することしかできない。

【0008】 一方、p-SiTFTおよびc-SiTFTにおいては、グレインサイズが大きいため、電界効果移動度は、 $30\sim600\text{ cm}^2/\text{volt}\cdot\text{sec}$ と優れている。このため、走査線駆動回路のみでなく、信号線駆動回路に用いることも可能である。しかし、これらのTFTは、製造プロセスがa-SiTFTと比べて困難である。例えば、高温プロセス（ $600^\circ\text{C}$ 以上）が必要であり、また、固相成長、レーザーアニールなどで作製する場合には、プロセスが複雑である。そのため、基板の大面积化が困難であり、製造コストが高くなる。

【0009】 また、p-SiTFTにおいては、特に、絵素を駆動させる表示用TFTとして用いる場合、結晶グレイン間でのリーク電流防止のため、さらにアニール処理や水素処理等が必要となる。

【0010】 本発明は、上記問題点を解決するためになされたものであり、絵素を駆動させる表示用TFTと表示部駆動用TFTとを、同一基板上に備えた高性能なアクティブマトリクス基板を安価に提供することにある。

## 【0011】

【課題を解決するための手段】 本発明の液晶表示装置は、同一基板上に、少なくとも表示用絵素電極、表示用薄膜トランジスタ、走査線および信号線からなる表示部

特開平6-82818

(3)

3

と、該表示部を駆動する1または2以上の駆動回路とが並設され、該駆動回路が駆動用薄膜トランジスタを有するアクティブマトリクス基板において、該表示用薄膜トランジスタおよび該駆動用薄膜トランジスタが、共に半導体層を有して構成され、表示用薄膜トランジスタの半導体層が非晶質シリコンからなり、駆動用薄膜トランジスタの半導体層が多結晶シリコンまたは結晶シリコンからなり、そのことにより上記目的が達成される。

【0012】前記表示用薄膜トランジスタと前記駆動用薄膜トランジスタとは、前記走査線の一部からなるゲート電極の上に、間にゲート絶縁膜を介して前記半導体層が形成され、該半導体層の上に電気的に絶縁されてソース電極とドレイン電極とが形成されている逆スタック型であってもよい。

【0013】本発明の液晶表示装置の製造方法は、同一基板上に、少なくとも表示用絵素電極、表示用薄膜トランジスタ、走査線および信号線からなる表示部と、該表示部を駆動する1または2以上の駆動回路とが並設され、該駆動回路が駆動用薄膜トランジスタを有するアクティブマトリクス基板の製造方法において、各薄膜トランジスタの半導体層を、非晶質シリコンにより形成する工程と、該駆動用薄膜トランジスタの半導体層を加熱処理して、該半導体層の材質を多結晶シリコンまたは結晶シリコンとする工程とを含み、そのことにより上記目的が達成される。

【0014】前記加熱処理に、高周波誘導加熱法を用いてもよい。

【0015】

【作用】本発明では、絵素を駆動させる表示用TFTとしてはa-Si TFTを用い、走査線および信号線を駆動させる表示部駆動用TFTとしてはa-Si TFTを加熱処理して形成した、p-Si TFTまたはc-Si TFTを用いている。

【0016】a-Si TFTにおいては、作製が容易であり、p-Si TFTおよびc-Si TFTにおいては、電界効果移動度が優れている。各性能の長所を活かして、同一基板上に、同一の製造プロセスにより形成することで、安価で高性能なアクティブマトリクス表示装置が得られる。

【0017】

【実施例】以下に本発明の実施例について、図面を参照しながら説明する。

【0018】図1に、本発明の一実施例であるアクティブマトリクス基板を用いて形成した液晶表示装置を示す。

【0019】この液晶表示装置は、ガラス基板101上に、表示部分102が形成され、表示部駆動部分として、走査線駆動部分103、信号線駆動部分104が形成されている。表示部分102には、走査線105、信号線106が形成され、その交差部分には絵素駆動用ア

4

クティブ素子であるa-Si TFT107が形成され、液晶層108および電荷保持用蓄積容量109に接続されている。一方、走査線駆動部分103と信号線駆動部分104にはp-Si TFTまたはc-Si TFTが形成されている。

【0020】上記p-Si TFTまたはc-Si TFTにおける半導体層のキャリア移動能力によっては、走査線駆動回路のみ同一基板上に形成して、信号線駆動回路を別基板(Siウエハー)に形成して、液晶表示装置に接続することも可能である。

【0021】また、電荷保持用蓄積容量については、付加しない場合もあり、また、蓄積容量用配線を特に設けず、次の走査線を利用して構成する場合もある。

【0022】図2(a)および(b)に、信号線駆動部分の等価回路の一例を示す。

【0023】この部分は、シフトレジスター210、アナログスイッチ211、出力バッファ部分212およびホールドコンデンサ213により構成され、p-Si TFTまたはc-Si TFT204、205およびラインメモリ203が形成されている。この図において、201は電源、202はアナログスイッチ、204はマルチレベルライン、206は出力、207はマトリクススイッチ、208はグラントライン、209はマルチレベルセレクトを示す。

【0024】図3に、走査線駆動部分の等価回路の一例を示す。

【0025】この部分において、シフトレジスター301および出力バッファ302は、p-Si TFTまたはc-Si TFTにより構成されている。図3において、303および309はスタートパルス、304および306はクロック信号、305はインバータ、307は電源電圧、308は出力端子、310はグラントを示す。

【0026】上記のような構成の液晶表示装置の製造方法を以下に示す。

【0027】まず、図4(a)に示すように、ガラス基板401上に、タンタルをスパッタ蒸着し、膜厚3000オングストロームの薄膜に形成する。その後、フォトリソグラフィ技術によりパターン化し、ゲート配線402、蓄積容量配線403に形成する。この時、表示部駆動部分にゲート電極409も同時に形成される。

【0028】次に、陽極酸化法により、上記タンタル膜表面を酸化し、酸化タンタル(Ta<sub>2</sub>O<sub>5</sub>)層404を必要に応じて形成する。

【0029】さらに、図4(b)に示すように、表示部分、表示部駆動部分共に、プラズマCVD法により、膜厚3000オングストロームの窒化シリコン(Si<sub>3</sub>N<sub>4</sub>)層405、膜厚100~2000オングストロームの真性アモルファスシリコン(a-Si(i))層406およびn型アモルファスシリコン(a-Si

(4)

特開平6-82818

5

( $n^+$ )層407を堆積する。

【0030】次に、図4(c)に示すように、表示部駆動部分を、高周波電源410に接続された高周波誘導加熱コイル408により加熱して、ゲート電極409を加熱する。このことにより、ゲート電極409上の $a-Si(i)$ 層406および $a-Si(n^+)$ 層407が加熱アニール処理されて、結晶化し、図4(d)に示すように、 $p-Si$ または $c-Si$ 半導体層412、413となる。

【0031】結晶化する領域は、高周波誘導加熱用コイル408の設置位置により制御可能であり、例えば、図5に示すような構成とすることができる。この構成において、基板401に形成されている走査線駆動部分103および信号線駆動部分104のみを加熱するように、コイル408を設け、表示部分102にはコイル408を設けていない。従って、この加熱処理の後において、表示用TFTの半導体層406、407は $a-Si$ のままである。この高周波誘導加熱用コイル408の設置位置を変えることにより、表示用TFTの半導体層の一部を

$p-Si$ または $c-Si$ 半導体層としたり、表示部駆動用のTFTの一部を $a-Si$ 半導体層のまま残しておくことも可能である。

【0032】また、ゲート電極409の材料、抵抗、厚みなどや高周波誘導加熱用のコイルは、高周波誘導加熱が可能のように調製する必要がある。例えば、ゲート電極409の材料としてTa、Al、Cr、Nb、Ti、TaMo、W、Mo、Pt、Auなどの合金を用い、コイルの材料としてCu、Au、Ag、酸化物の超伝導材などを用いることができる。 $p-Si$ または $c-Si$ の形成は、結晶化の温度、高周波電源などの条件により制御することができる。この実施例では、コイル408としてCuを用い、1kW(高周波電源の電力、周波数1MHz以上)を印加した。

【0033】次に、図4(e)に示すように、フォトリソグラフィ技術により、表示部分の $a-Si(i)$ 層406および $a-Si(n^+)$ 層407、 $p-Si$ または $c-Si$ 半導体層412、413を島状にパターニングする。その後、チタン(Ti)を膜厚3000オングストロームにスパッタ蒸着し、フォトリソグラフィ技術によりパターニングすることにより、ソース電極414、ドレイン電極415を形成する。

【0034】次に、 $n$ 型半導体層407、413を図4(e)に示すパターンでエッチングして、TFTを形成する。

【0035】また、表示部分については、さらに、絵素電極用ITO膜を1000オングストロームの膜厚でスパッタ蒸着し、フォトリソグラフィ法によりパターニングして、絵素電極416およびソース配線417を形成する。

【0036】次に、図4(f)に示すように、窒化シリ

6

コン( $SiNx$ )を膜厚3000オングストロームにプラズマCVD法で堆積して保護膜418を形成し、その上に遮光膜419を形成してアクティブマトリクス基板を得る。

【0037】さらに、該基板と、ITOからなる透明電極420および配向膜421を形成した対向ガラス基板422を貼り合わせた後、それらの基板間に液晶423を注入して液晶表示装置とする。

【0038】高周波誘導加熱法による $a-Si$ の結晶化処理は、液晶を注入する前であれば、上記プロセス以外の方法を用いてもよい。例えば、TFTが完成した時点で結晶化を行うこともできる。

【0039】以上のようにして、表示部分については、表示用 $a-Si$  TFTが絵素駆動用として形成され、表示部駆動部分については、駆動用 $p-Si$  TFTまたは $c-Si$  TFTが形成されている液晶表示装置が得られる。

【0040】この実施例においては、約1000℃の加熱が得られ、表示部駆動用TFTの半導体層412、413は、 $p-Si$ 半導体層または $c-Si$ 半導体層となった。このことにより、電界効果移動度を30  $cm^2/V \cdot s$ と高くすることができ、480本の走査線駆動用ドライバー回路と240本の信号線駆動用ドライバー回路とをモノリシック化することができた。

【0041】また、絵素を駆動する表示用TFTは、 $a-Si$  TFTのままであり、オフ抵抗を大きくすることが容易である。

【0042】本実施例においては、逆スタガ型のTFTとしたが、その他にコプラナー型としてもよい。正スタガ型では、TFTが完成した状態で、 $a-Si$ の結晶化処理を行う。逆スタガ型のTFTの場合は、誘導加熱が、ゲート電極金属を利用して容易にできるので望ましい。

【0043】

【発明の効果】

【図面の簡単な説明】

【図1】本発明の一実施例であるアクティブマトリクス基板を用いて形成した液晶表示装置の一例を示す図である。

【図2】信号線駆動部分の等価回路の一例を示す図である。

【図3】走査線駆動部分の等価回路の一例を示す図である。

【図4】本発明のアクティブマトリクス基板の製造工程を示す図である。

【図5】実施例における高周波誘導加熱処理のシステム構成の一例を示す図である。

【図6】従来の液晶表示装置を示す図である。

【符号の説明】

102 表示部分

(5)

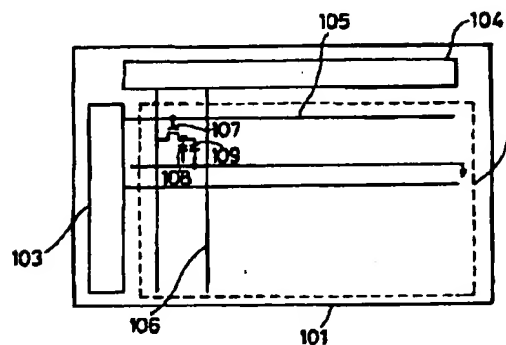
特開平6-82818

- 7
- 103 走査線駆動部分
  - 104 信号線駆動部分
  - 107 a-Si TFT
  - 406 真性アモルファスシリコン (a-Si (i)) 層
  - 407 n型アモルファスシリコン (a-Si

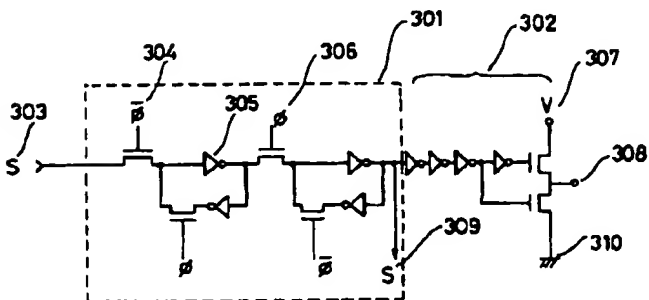
(n<sup>+</sup>) 層

- 8
- 408 高周波誘導加熱用コイル
  - 410 高周波電源
  - 412 p-Si (i) または c-Si (i) 層
  - 413 p-Si (n<sup>+</sup>) または c-Si (n<sup>+</sup>) 層

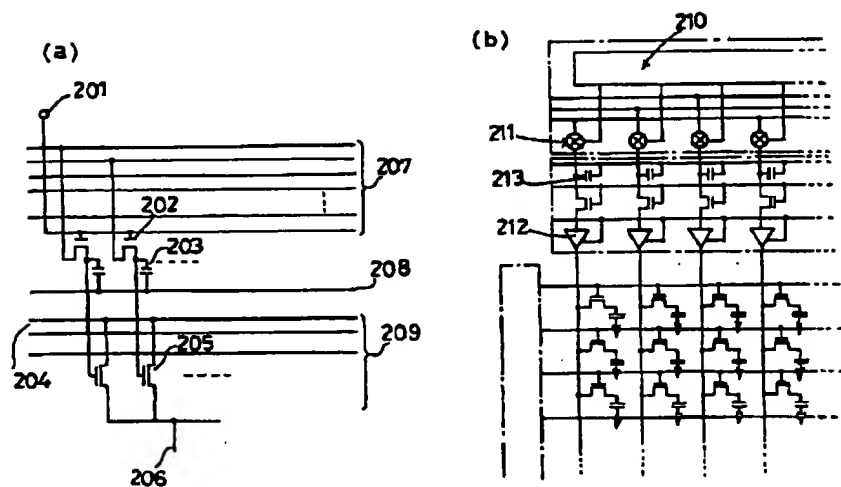
【図1】



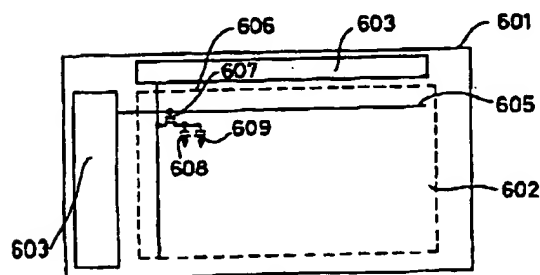
【図3】



【図2】



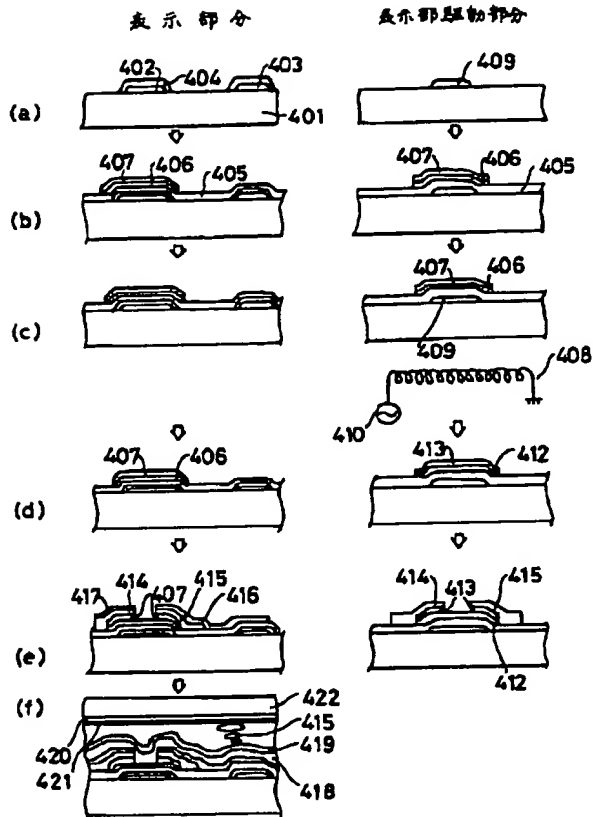
【図6】



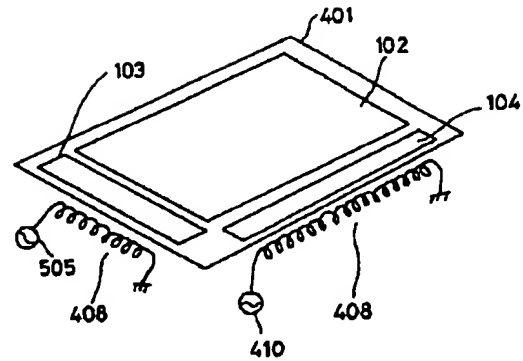
(6)

特開平6-82818

【図4】



【図5】



フロントページの続き

(72) 発明者 中沢 清  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内

(72) 発明者 宮後 誠  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内

(72) 発明者 片岡 義晴  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内